

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-44100

(43)公開日 平成9年(1997)2月14日

| (51)Int.Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|--------------------------|-------|---------|----------------|---------|
| G 0 9 F 9/00 | 3 4 6 | 7426-5H | G 0 9 F 9/00 | 3 4 6 G |
| G 0 2 F 1/1345 | | | G 0 2 F 1/1345 | |
| G 0 9 G 3/36 | | | G 0 9 G 3/36 | |

審査請求 未請求 請求項の数8 O L (全 8 頁)

(21)出願番号 特願平7-192823

(22)出願日 平成7年(1995)7月28日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 重廣 浩二

兵庫県姫路市余部区上余部50番地 株式会
社東芝姫路工場内

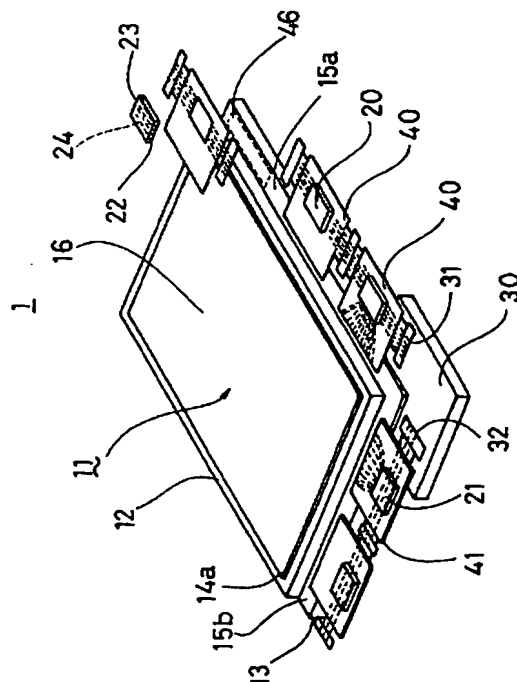
(74)代理人 弁理士 高田 瑤子 (外1名)

(54)【発明の名称】 表示装置及びこれに使用される I Cチップ

(57)【要約】

【課題】液晶表示装置において、画像が表示されない周縁部の面積を小さくすることを目的とする。

【解決手段】表示パネルの電極基板を駆動する駆動 I C 20、21がバイパス入力端子22、バイパス出力端子23、および両端子を短絡する I C内バイパス配線24を備えていて、一の駆動 I Cのバイパス配線出力端子23が、隣接する他の駆動 I Cの入力端子22に駆動 I C間接続配線を介して接続されることで、一列に配された複数の駆動 I C 20、21が相互に接続される。



【特許請求の範囲】

【請求項 1】 一対の電極基板を含み、少なくとも一方の前記電極基板の一端辺に沿って複数の駆動 IC チップが一行に整列された表示装置において、

前記駆動 IC がバイパス入力端子、バイパス出力端子、および両端子を短絡する IC 内バイパス配線を備えていて、一の前記駆動 IC の前記バイパス配線出力端子が、他の前記駆動 IC の入力端子に駆動 IC 間接続配線を介して接続されることによって、前記複数の駆動 IC が相互に接続され、

前記一の駆動 IC に供給される制御信号、または前記制御信号とともに、電源電流か接地電流の一方または両方が、前記一の駆動 IC の前記バイパス入力端子に入力され、前記 IC 内バイパス配線から前記バイパス出力端子を介して、前記他の駆動 IC に供給されることを特徴とした表示装置。

【請求項 2】 前記駆動 IC は、その前記整列方向と交差する方向の一边にバイパス入力端子が設けられ、その一边に対向する他の一边にバイパス出力端子を備えたことを特徴とした請求項 1 記載の表示装置。

【請求項 3】 前記表示パネルを形成する 2 枚の電極基板の一方が外側に突き出して棚を形成し、

前記駆動 IC チップが前記電極基板の棚上に直接搭載され、

前記駆動 IC 間接続配線が前記電極基板の棚上に直接設けられ、

前記の複数の駆動 IC が前記電極基板の棚上の前記 IC 間接続配線を介して相互に接続されることを特徴とした請求項 1 記載の表示装置。

【請求項 4】 前記駆動 IC チップが TAB 上に搭載され、

前記駆動 IC 間接続配線が TAB 中に設けられ、

前記複数の駆動 IC が前記 TAB 中の前記 IC 間接続配線を介して相互に接続されることを特徴とした請求項 1 記載の表示装置。

【請求項 5】 前記電極基板の棚上に主バイパス配線を設け、

前記主バイパス配線から分岐して前記各駆動 IC とそれぞれ接続する複数の引き込み線を設け、

前記電源電流と前記接地電流の両方または一方が、前記主バイパス配線および前記引き込み線を介して前記複数の駆動 IC チップにそれぞれ供給され、

前記制御信号は一の駆動 IC のバイパス入力端子、前記 IC 内バイパス配線、および前記 IC 間配線を介して前記複数の駆動 IC の全てに供給されることを特徴とした請求項 3 記載の表示装置。

【請求項 6】 前記駆動 IC が搭載された前記電極基板と対をなす他方の基板に主バイパス配線を設け、

前記主バイパス配線から分岐して前記各駆動 IC とそれぞれ接続する複数の引き込み線を設け、

前記電源電流と前記接地電流の両方または一方が、前記主バイパス配線および前記引き込み線を介して前記複数の駆動 IC チップにそれぞれ供給され、

前記制御信号は一の駆動 IC のバイパス入力端子、前記 IC 内バイパス配線、および前記 IC 間配線を介して前記複数の駆動 IC の全てに供給されることを特徴とした請求項 3 記載の表示装置。

【請求項 7】 表示パネルの電極基板を駆動する IC チップにおいて、

10 IC 本体にバイパス入力端子およびバイパス出力端子が設けられ、

前記バイパス入力端子と前記バイパス出力端子を短絡する IC 内バイパス配線を備えていることを特徴とした IC チップ。

【請求項 8】 平面矩形の前記 IC チップ本体の一短辺に前記バイパス入力端子が設けられ、それに対向する他の一短辺に前記バイパス出力端子が設けられたことを特徴とした請求項 7 記載の IC チップ。

【発明の詳細な説明】

20 【0001】

【発明の属する技術分野】 本発明はマトリックス型表示装置及びこれに使用される IC チップに関し、該表示装置の端辺に複数の IC チップが一行に配列される際の配線及び実装構造に関する。

【0002】

【従来の技術】 従来の液晶表示装置の配線および実装構造を、図 7～10 に基づいて説明する。

【0003】 第 1 の配線および実装構造を図 7～9 に基づいて説明する。

30 【0004】 マトリックス型液晶表示装置 100 は、液晶セル 111、液晶セルを駆動する、駆動 IC チップ 120、121、駆動 IC チップに制御信号を供給するプリント配線基板 130、およびそれらをつなぐ配線構造により構成される。液晶セル 111 は、通常ガラスから成る 2 枚の透明基板 112、113 を組み合わせて液晶物質 117 をサンドイッチ状に挟み、該液晶物質の四周にはシール剤 118 が配されている。下方（表示側から見て裏側）の透明基板 113（アレイ基板）上には、画素および画素をオンオフするための TFT トランジスタ等のスイッチング素子がマトリックス状に形成されている。そして、この液晶セル 111 の少なくとも 2 端辺において、前記スイッチング素子を駆動するための駆動用 IC チップ 120、121 が一端辺毎に複数個配置されている。

50 【0005】 マトリックス型液晶表示装置に共通するこのような構造において、該駆動用 IC チップ 120、121 は、TAB 140、141 上に搭載され、該駆動用 IC チップ 120、121 から液晶セル 111 中のマトリックス状配線への接続は TAB 140、141 中にまとめられた配線 145 および接続端子によってなされてい

る。TAB140, 141と液晶セル111との接続は、液晶セル111の下方の透明基板113が液晶セル111から突き出した棚115において行われている。

【0006】前記プリント配線基板130から該駆動用IC120, 121への入力は、該プリント配線基板130内部に埋め込まれた複数のバイパス配線131、それらの各々から分岐され該プリント配線基板130の表面に引き出すためのコンタクトホール132、および該プリント配線基板130表面に設けられた出力端子133、そしてTAB140, 141の入力端子142とTAB中の配線147を介して行われる。

【0007】プリント配線基板130から駆動用IC120, 121への上記のような接続は、バイパス配線からのカスケード接続と呼ばれる。

【0008】この様な構造では、配線が複雑となるばかりか、TAB140, 141への接続端子142部分、および、プリント配線基板130中のバイパス配線131部分を液晶セルから見て駆動用ICチップ120, 121の外側に設けるため、TAB140, 141部分およびプリント配線基板130がその分大きいものとなる。

【0009】第2の配線および実装構造を図10に基づいて説明する。

【0010】上記のようなマトリックス型液晶表示装置に共通する構造において、液晶セル111から下方の透明基板113が突き出した棚115はかなり大きく形成され、前記駆動用ICチップ120, 121は、該棚部分115上に直接載置されており、該駆動用ICチップ120, 121から液晶セル110への接続配線は、該棚115上に直接金属薄膜として形成される。また、プリント配線基板130からICチップ120, 121へ制御電流等を伝えるためのバイパス配線151は全て、前記下方の透明基板が突き出した棚115上に形成される。透明基板の棚115上の複数のバイパス配線151は、液晶セル111から見てICチップ120, 121の外側に配されるが、分岐を持たず、各駆動ICチップ120, 121において一旦その下側に潜り込みUターンして出て来る迂回路を成している。ここで、バイパス配線151と駆動ICチップ120, 121との接続は、バイパス配線151の迂回路が駆動ICチップの下側に潜り込むところに設けられた出力端子153、および該駆動ICチップ120, 121の液晶セル111から見て外側の端部下側に設けられたIC入力端子127によって行われる。

【0011】上記構成により、前記第1の配線におけるカスケード接続を用いる配線に比べてシンプルな配線構造となるとともに、液晶セル111から見て外に突き出しているTAB140, 141がなくなる。

【0012】しかし、第2の配線及び実装構造においては、液晶セル111から突き出した棚部分115の面積

が大きくなるために、液晶表示パネルにおける画像非表示領域の面積を十分小さくできず、また、線長の長いバイパス配線151が全て透明基板上の金属薄膜で形成されるために、配線抵抗が大きくなるという問題があった。

【0013】

【発明が解決しようとする課題】上記の様な従来の技術では、マトリックス型表示装置において、表示パネル中の画像が表示されない部分の面積を十分小さくすることが困難であった。また、該面積を比較的小さく出来るCOG方式においては、駆動ICのためのバイパス配線を透明基板上の金属薄膜として形成するために、配線抵抗が大きくなることによる駆動ICの機能障害、更には表示不良が引き起こされ問題となっていた。

【0014】そこで、本発明は、上記のような問題点を鑑み、表示パネル中において非表示部分の面積を小さくすることができるとともに、配線および実装作業を容易にすることができるマトリックス型表示装置を提供するものである。

【0015】

【課題を解決するための手段】本発明の請求項1の表示装置は、一対の電極基板を含み、少なくとも一方の前記電極基板の一端辺に沿って複数の駆動ICチップが一行に整列された表示装置において、前記駆動ICがバイパス入力端子、バイパス出力端子、および両端子を短絡するIC内バイパス配線を備えていて、一の前記駆動ICの前記バイパス配線出力端子が、他の前記駆動ICの入力端子に駆動IC間接続配線を介して接続されることによって、前記複数の駆動ICが相互に接続され、前記一の駆動ICに供給される制御信号、または前記制御信号とともに、電源電流が接地電流の一方または両方が、前記一の駆動ICの前記バイパス入力端子に入力され、前記IC内バイパス配線から前記バイパス出力端子を介して、前記他の駆動ICに供給されるものである。

【0016】上記構成により、複数の駆動ICに外部からの制御信号を伝えるための配線が、複数の駆動ICを貫通して接続する形で駆動ICの内部および駆動ICの間に収納され、さらに場合によっては電源電流が接地電流の一方または両方も同様に収納されるため、液晶表示装置において画像が表示されない面積を小さくすることが出来る。また、シンプルな配線になるため、製造工程を簡略化でき、配線不良を低減できる。

【0017】請求項2の表示装置は、請求項1のものにおいて、平面矩形の駆動ICの一短辺に設けられた入力端子から他の短辺に設けられた出力端子へとIC内バイパス配線により接続されているものである。

【0018】この様な構成により、IC間の配線の距離を最短とすることが出来る。

【0019】請求項3の表示装置は、請求項1のものにおいて、前記表示パネルを形成する2枚の電極基板の一

方が外側に突き出してその上面に形成した棚の上に、前記電極基板を駆動する駆動ICチップが直接搭載され、前記駆動IC間接続配線が前記電極基板の棚上に直接設けられ、前記の複数の駆動ICが前記電極基板の棚上の前記IC間接続配線を介して相互に接続されるものである。

【0020】上記構造によると、請求項1と同様の非表示領域の面積を小さくする作用に加えて、透明基板上の薄膜配線が占める比率を少なく出来るため、COG方式で問題になる、配線抵抗による駆動ICの機能障害を低減することが出来る。

【0021】請求項4の表示装置は、請求項1のものにおいて、前記駆動ICチップがTAB上に搭載され、前記駆動IC間接続配線がTAB中に設けられ、前記複数の駆動ICが前記TAB中の前記IC間接続配線を介して相互に接続されるものである。

【0022】請求項5の表示装置は、請求項3のものにおいて、前記電極基板の棚上に主バイパス配線を設け、前記主バイパス配線から分岐して前記各駆動ICとそれぞれ接続する複数の引き込み線を設け、前記電源電流と前記接地電流の両方または一方が、前記主バイパス配線および前記引き込み線を介して前記複数の駆動ICチップにそれぞれ供給され、前記制御信号は一の駆動ICのバイパス入力端子、前記IC内バイパス配線、および前記IC間配線を介して前記複数の駆動ICの全てに供給されるものである。

【0023】請求項6の表示装置は、請求項3のものにおいて、前記駆動ICが搭載された前記電極基板と対をなす他方の基板上に主バイパス配線を設け、前記主バイパス配線から分岐して前記各駆動ICとそれぞれ接続する複数の引き込み線を設け、前記電源電流と前記接地電流の両方または一方が、前記主バイパス配線および前記引き込み線を介して前記複数の駆動ICチップにそれぞれ供給され、前記制御信号は一の駆動ICのバイパス入力端子、前記IC内バイパス配線、および前記IC間配線を介して前記複数の駆動ICの全てに供給されるものである。

【0024】請求項7の表示装置駆動用ICチップは、IC本体にバイパス入力端子およびバイパス出力端子が設けられ、前記バイパス入力端子と前記バイパス出力端子を短絡するIC内バイパス配線を備えているものである。

【0025】請求項8のICチップは、請求項7のICチップにおいて、平面矩形の前記ICチップ本体の一短辺に前記バイパス入力端子が設けられ、それに対向する他の一短辺に前記バイパス出力端子が設けられたものである。

【0026】

【発明の実施の形態】以下、本発明の第1の実施例を図1～2に基づいて説明する。

【0027】符号1では、TAB方式またはOLB (Outer Lead Bonding) 方式と呼ばれる構造を有する液晶表示装置を示す。液晶物質を2枚のガラス基板12、13で挟んで、液晶セル11を形成しており、この液晶セルの上方(表側)のほぼ全部が液晶表示装置1の画像表示領域16である。ここで、下方のガラス基板13の大きさは、ガラス基板12より少し大きく、下方のガラス基板が突き出した棚15が液晶セル11の一方の長辺と一方の短辺において形成されている。

10 【0028】符号20は、信号線駆動用ICチップ(以下、X側ICチップという)であり、所定の間隔をおいて3個が液晶セル11の長辺側の棚15aに近接して配置される。

【0029】符号21は、走査線駆動部側ICチップ(以下、Y側ICチップという)であり、2個が液晶セル11の短辺側の棚15bに近接して配置される。X側及びY側ICチップ共に、略長方形である。また、X側及びY側ICチップ共に、内部に一短辺側から別の短辺側へのバイパス配線24を有し、両短辺下方にはそれら配線の入出力端子22、23が設けられている。

【0030】符号30はプリント配線基板であって、外部入力信号線からの接続及び駆動ICチップ20、21相互間の接続を行うための接続配線基板である。このプリント配線基板は略正方形から一つの角において略正方形に切り取られた形、すなわち太いL字形をしており、液晶セル11から突き出した前記棚15の角、すなわち液晶セルの長辺側(X側)の棚15aと短辺側(Y側)の棚15bとが合流して角をなす部分が、プリント配線基板30のL字形の内側とほぼ接して配置されている。

30 【0031】符号40、41はTABと呼ばれる、内部に配線構造を有する略四角形の積層フレキシブルフィルムであって、それぞれ1個の前記駆動IC20、21を搭載している。TAB40、41は、下方のガラス基板13が突き出して形成される前記棚15上の接続領域46においてガラス基板13に接着され、液晶セル11に接続されるTAB内配線45により該駆動IC20、21から液晶セル11への接続を行っている。TAB内配線45は駆動IC20、21の液晶セル側長辺に設けられた出力端子パンプ25と接続している。液晶セル11から見てTAB40、41の左右両端には接続端子42、43が設けられており、TAB内バイパス配線44を介して前記駆動IC20、21の両短辺の接続端子22、23にそれぞれ接続している。また、プリント配線基板30に隣接して配置される、X側およびY側それぞれ一つのTAB40、41は部分的にプリント配線基板30の上面を覆い、該プリント配線基板30の上面に設けられた出力端子31、32からそれぞれTAB40、41に接続している。

50 【0032】本実施例において、全ての駆動IC20、21にバイパス配線が備えられていても良いが、IC間

接続の列の最後に来る駆動IC20, 21すなわち、プリント配線基板30から最も遠い駆動IC20, 21にはバイパス配線が備えられている必要がない。

【0033】上記構成によって、前記プリント配線基板30から、順に、一のTAB40内の配線44、一の駆動IC20内の配線24、同じ一のTAB40内の配線44、隣接する他のTAB40内配線44、そして該他のTAB40上の他の駆動IC20と接続される。プリント配線基板から見て2番目のTAB40および駆動IC20から3番目のTAB40および駆動IC20へも同様に接続される。

【0034】上記構成により、TAB方式の液晶表示装置において、プリント配線基板中のバイパス配線およびカスケード接続を設ける必要がないため、配線が容易になる。また、液晶セル11から見て駆動IC20, 21の外側に飛び出ている部分、すなわちTAB40, 41の入力端子部分およびバイパス配線部分が、駆動IC20, 21の間に収まるため、その分だけ液晶表示装置パネルにおける表示されない部分の面積を小さくすることが出来る。

【0035】次に本発明の第2の実施例を図3~4に基づいて説明する。

【0036】符号2は、COG (Chip On Glass) 方式機構を有する液晶表示装置を示す。液晶セル11の構成は、第1の実施例と同様であるが、下方の基板13が突き出た棚15の面積は、第1の実施例よりはかなり大きく形成されている。

【0037】符号20は、信号線駆動用ICチップ（以下、X側ICチップという）であり、所定の間隔において3個が液晶セル11の長辺側の棚15aに直接載置される。符号21は、走査線駆動部側ICチップ（以下、Y側ICチップという）であり、2個が液晶セル11の短辺側の棚15bに直接載置される。X側及びY側ICチップ共に、略長方形であって、長辺の長さは短辺の長さの3倍以上である。また、X側及びY側ICチップ20, 21共に、内部に一短辺側から別の短辺側へのバイパス配線24を有し、両短辺下方にはそれら配線の入出力端子22, 23が設けられている。

【0038】図4は、上記駆動IC20, 21への配線の接続を示す、液晶セル11の上方（表示側）から見た平面図である。該駆動IC20, 21の液晶セル側長辺下方には液晶セル11への出力用バンプ25が設けられており、両短辺下方には前記接続配線基板30からの制御信号ならびに駆動電源電流および接地電流を入出力するための端子22, 23がバンプとして設けられている。駆動IC20, 21内バイパス配線24の長さは、ガラス基板上に金属配線として設けられたIC間配線51の長さの3倍以上である。

【0039】該駆動用IC20, 21の液晶セルから見て外側の長辺下方には接続端子が設けられていないが、

駆動用ICを安定に配置するためのダミーバンプ26が設けられている。プリント配線基板30から最初の駆動用ICへの接続は、プリント配線基板から前記ガラス基板の棚15に接続する端子33および該棚15上の配線51を介して行われる。

【0040】本実施例においても、プリント配線基板30から見てIC間接続の列の最後に配置される駆動IC20, 21にはIC内バイパス配線が備えられていないくても良い。

【0041】上記構成により、COG方式の液晶表示装置において、液晶セル11から下方のガラス基板13が突き出した棚15の面積を従来技術に比べ大幅に縮小できるため、液晶表示装置の非表示領域の面積を大幅に縮小できる。また、複数の駆動IC20, 21に制御信号を伝えるために設けられるバイパス配線の大部分が、IC20, 21内バイパス配線24となるばかりでなく、バイパス配線を一直線に形成出来るため配線の長さを最短とすることが出来る。そのため、バイパス配線のほぼ全部をガラス基板13上に電気抵抗の大きい金属薄膜部分でもって形成し、しかも数段に折れ曲がるために配線が長くなっていた従来技術に比べて、配線抵抗を小さく出来る。

【0042】次に本発明の第3の実施例を図5, 6に基づいて説明する。

【0043】第3の実施例においては、第2の実施例の構造において、X側の駆動IC20の内部バイパス配線には制御信号電流だけを通し、駆動電源電流及び接地電流はガラス基板12, 13において別に設けたバイパス配線から各駆動IC20へ供給している。

【0044】符号54は、駆動電源電流主バイパス配線であって、ガラス基板の棚部分15上において液晶セル11からみて駆動IC20の外側に、駆動IC20の列と略平行の、一本の比較的幅の広い金属薄膜配線として設けられている。図5の平面図に示すように、駆動電源電流主バイパス配線54からは複数の駆動電源電流引き込み線58が分岐して延在し、各駆動IC20の、液晶セル11から見て外側の長辺に設けられた入力端子に接続している。

【0045】符号55は、接地電流主バイパス配線であって、上方のガラス基板12の下面端部、すなわち下方のガラス基板13とともにシール剤18を挟持する領域中に設けられている。シール剤18は液晶セル11の四周において液晶物質17を封止しているものである。接地電流主バイパス配線55は、比較的幅の広い金属薄膜配線として形成されており、オーバーコート層19で覆われ、上方のガラス基板12の他の電気配線および電極とは絶縁されている。該接地電流主バイパス配線55は、シール剤18領域を上下に貫通する略円柱形のトランスファ56と、下方のガラス基板13上に金属薄膜配線として設けられる接地電流引き込み線57とを介して

9

各駆動 IC 20 に接続される。

【0046】上記構造により、駆動電源線または接地電流線の電流容量が大きいために、IC 内バイパス配線を通すことが必ずしも適切でない場合において、上記第 2 の実施例の効果を容易に達成できる。さらに、駆動電源線 54 および接地電流線 55 が、駆動 IC 20 または液晶セル 11 の外側に配置されることで、それらを外部から電氣的に遮蔽する上でも多少の寄与をする。

【0047】

【発明の効果】本発明の表示装置の構造により、複数の駆動 IC に外部からの制御信号等の電流を伝えるための配線が、駆動 IC の内部および駆動 IC の間に収納されるため、液晶表示装置において画像が表示されない面積を小さくすることが出来る。また、シンプルな配線になるため、製造工程を簡略化でき、配線不良を低減できる。

【図面の簡単な説明】

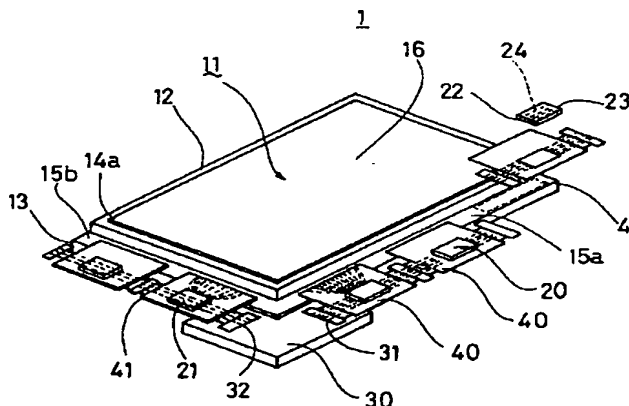
【図 1】本発明の第 1 の実施例を示す液晶表示装置の斜視図である。

【図 2】第 1 の実施例にかかる、TAB および駆動 IC の配線を示す平面図である。

【図 3】第 2 の実施例を示す液晶表示装置の斜視図である。

【図 4】第 2 の実施例にかかる、駆動 IC およびその周辺の配線を示す平面図である。

【図 1】



10

【図 5】第 3 の実施例にかかる、駆動 IC への駆動電源線および接地電流線の配線を示す平面図である。

【図 6】第 3 の実施例にかかる液晶表示装置の縦断面図である。

【図 7】従来の第 1 の液晶表示装置の斜視図である。

【図 8】液晶表示装置の液晶セルの構成、および下方の基板が突き出した棚を示す縦断面図である。

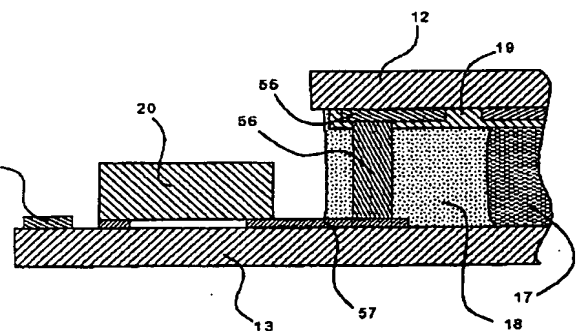
【図 9】従来の第 1 の液晶表示装置における TAB 内配線および TAB への接続配線を示す斜視図である。

【図 10】従来の第 2 の液晶表示装置の斜視図である。

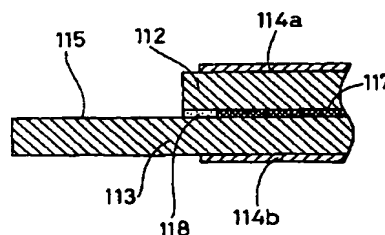
【符号の説明】

- 1 液晶表示装置
- 2 液晶表示装置
- 11 液晶セル
- 12 ガラス基板
- 13 ガラス基板
- 14 偏光フィルム
- 15 下方のガラス基板が突き出して形成される棚
- 16 画像表示領域
- 20, 21 駆動 IC
- 22 バイパス配線入力端子
- 23 バイパス配線出力端子
- 24 IC 内バイパス配線
- 30 プリント配線基板
- 40, 41 TAB

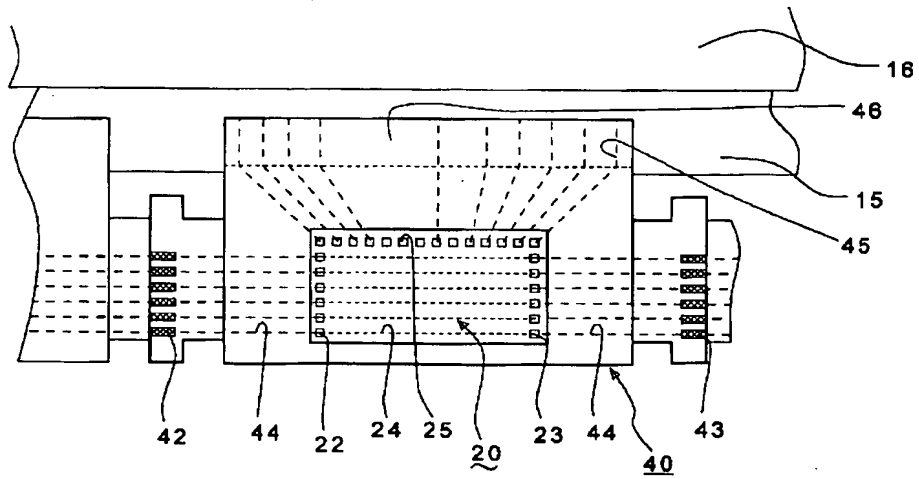
【図 6】



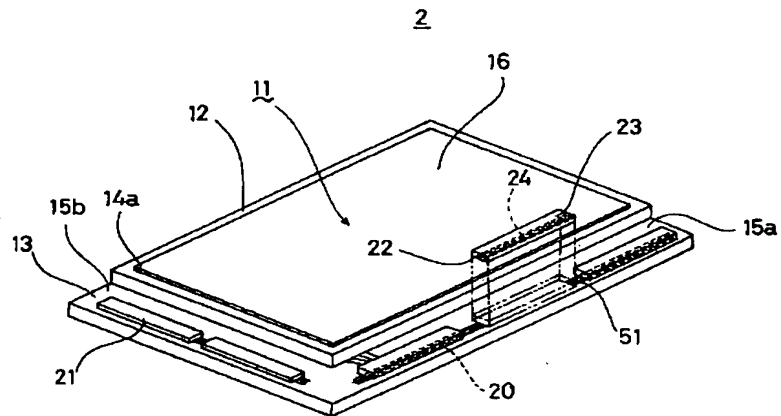
【図 8】



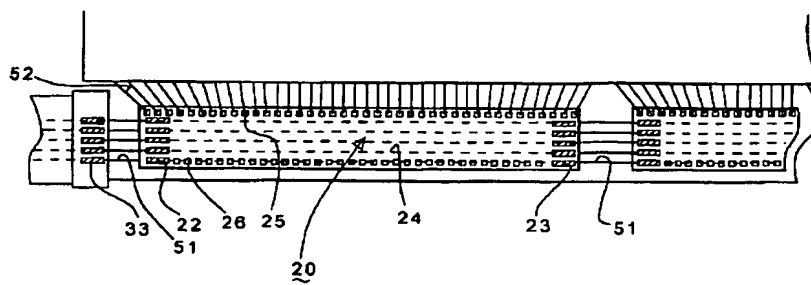
【図2】



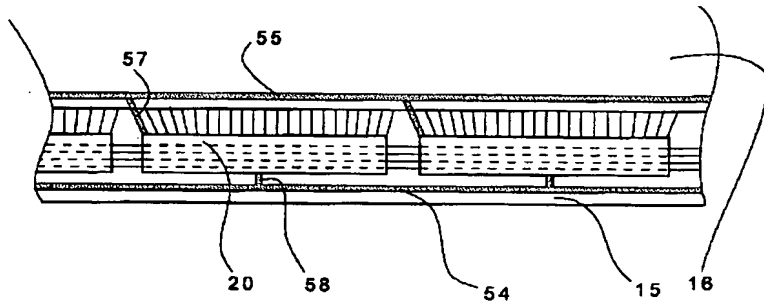
【図3】



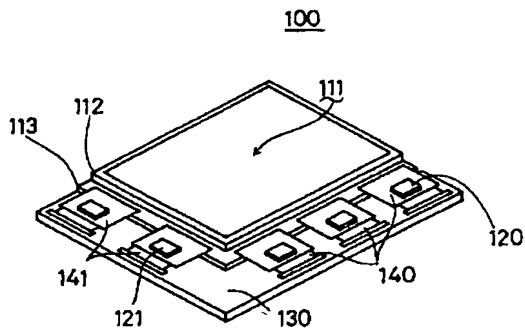
【図4】



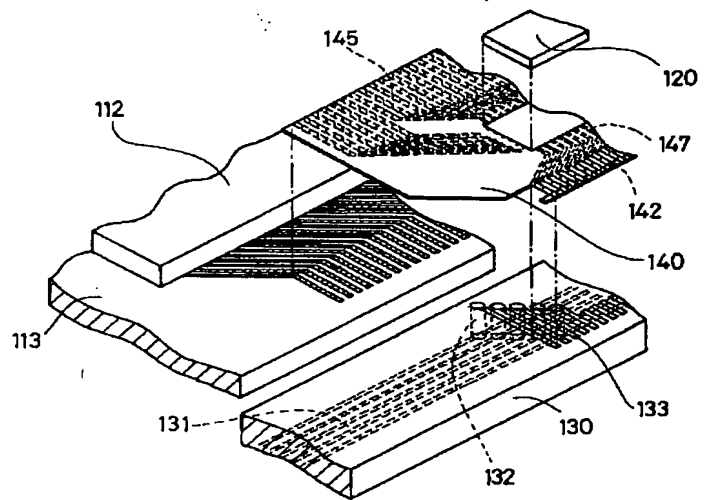
【図5】



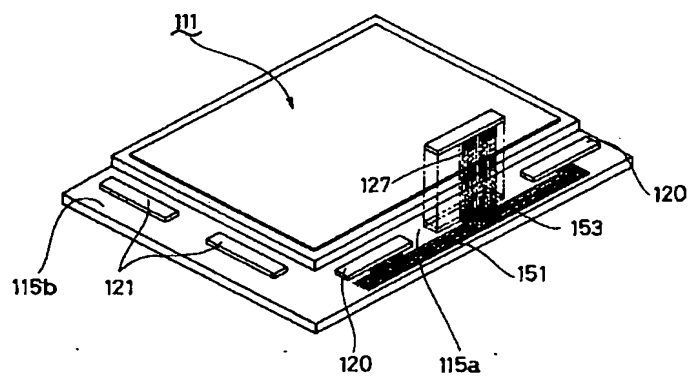
【図7】



【図9】



【図10】

200

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-044100

(43)Date of publication of application : 14.02.1997

(51)Int.Cl.

G09F 9/00
G02F 1/1345
G09G 3/36

(21)Application number : 07-192823

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.07.1995

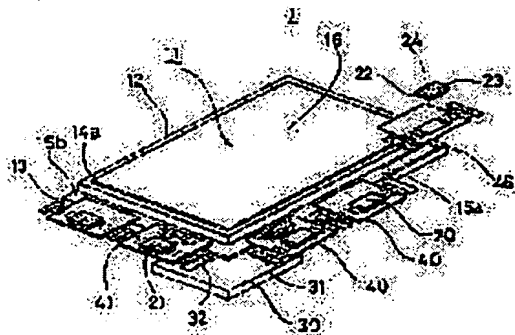
(72)Inventor : SHIGEHIRO KOJI

(54) DISPLAY DEVICE AND IC CHIP USED FOR THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To diminish the area of peripheral parts where images are not displayed.

SOLUTION: Driving ICs 20, 21 for driving the electrode substrate of a display panel have bypass input terminals 22, bypass output terminals 23 and bypass wirings 24 in ICs for shorting both terminals. The bypass wiring output terminal 23 of the one driving IC is connected to the input terminal 22 of the other adjacent driving IC via the inter-driving IC connecting wirings, by which the plural driving ICs 20, 21 disposed in one row are connected to each other.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office